|  |
| --- |
| **北 京 邮 电 大 学**  **实 验 报 告**  **课程名称 数字逻辑**  **实验名称 在系统编程**  **计算机学院2020211305班 姓名 倪玮昊**  **教师 赵学达 成绩\_\_\_\_\_\_**  **2021年 12 月 19 日** |

|  |
| --- |
| **设计方案：**  首先选择device family中的EPM7128SLC84-15作为实验使用的芯片  IMG_2664  在vhdl文档中输入模十计数器的代码：  IMG_2666  设置端口：  IMG_2668  对程序进行运行：  IMG_2670  对代码进行注入，可以观察到七段显示管从0逐渐变为9，再恢复到0  实验总结与心得:  针对本次要实现模10计数器，设计的思路是以temp为计数器，只要时钟信号正确则temp逐渐加1，直到temp=10时则跳转到0，然后根据不同的输入和对应的数字确定七段译码管的分配。最后只要让数码管和对应的引脚连接就能直接在现实中显示出来。  实验中应该注意出现的各种错误，首先保证的编译正确，也就是说再保证程序的逻辑正确之外还应确保自己的语法正确，还要注意是否做到每个变量和结构相互呼应，是否在进程前已经把所有的变量都设置完毕，再次注意引脚的正确连接否则也会导致结果与自己所想的不一致。最后应该在上传时也可能出现问题，说明也应该能发现自己数据传输线是否是出现了问题，如果一切都正常仍然不能得到正确结果可能是灯管出了问题。  硬件描述语言VHDL语言是IEEE采用的一种标准语言，利用VHDL做为逻辑设计输入的工具，成为文本输入，用来实现可编程逻辑器件的逻辑电路设计。VHDL语言的学习需要大量的实战基础和实验学习，而实验的成功并非一帆风顺，在这次实验中我多次出现了语法错误和逻辑错误，最终耗费大量时间才得到了正确答案，说明我对VDHL的使用仍然不够深入，我会在接下来的学习中更加努力学习VDHL语言，来深入了解电路的运行原理。 |
|  |

|  |
| --- |
|  |

|  |
| --- |
|  |

|  |
| --- |
|  |

|  |
| --- |
|  |